

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In re Application of:

Yasuji KURIBAYASHI

Serial No.

Filed: concurrently herewith

For: POWER AMPLIFIER CIRCUIT

Art Unit:

Examiner:

Atty Docket: 0124/0027

SUBMISSION OF PRIORITY DOCUMENT

Assistant Commissioner for Patents
P.O. Box 1450
Alexandria, VA 22313-1450

Sir:

Attached hereto please find a certified copy of applicant's Japanese application No. 2003-133216 filed May 12, 2003.

Applicants request the benefit of said May 12, 2003 filing date for priority purposes pursuant to the provisions of 35 USC 119.

Respectfully submitted,



Louis Woo, Reg. No. 31,730
Law Offices of Louis Woo
717 North Fayette Street
Alexandria, Virginia 22314
Phone: (703) 299-4090

Date: April 15, 2004

日 本 国 特 許 庁
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日 2 0 0 3 年 5 月 1 2 日
Date of Application:

出 願 番 号 特 願 2 0 0 3 - 1 3 3 2 1 6
Application Number:

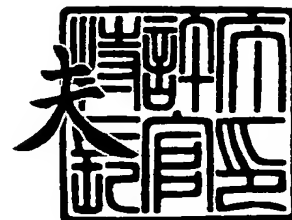
[ST. 10/C]: [J P 2 0 0 3 - 1 3 3 2 1 6]

出 願 人 日 本 ビ ク タ ー 株 式 会 社
Applicant(s):

2 0 0 4 年 3 月 1 7 日

特許庁長官
Commissioner,
Japan Patent Office

今 井 康



【書類名】 特許願

【整理番号】 415000424

【提出日】 平成15年 5月12日

【あて先】 特許庁長官殿

【国際特許分類】 H03F 1/02

【発明者】

【住所又は居所】 神奈川県横浜市神奈川区守屋町 3 丁目 1 2 番地 日本ビクター株式会社内

【氏名】 栗林 泰治

【特許出願人】

【識別番号】 000004329

【氏名又は名称】 日本ビクター株式会社

【代理人】

【識別番号】 100092808

【弁理士】

【氏名又は名称】 羽鳥 亘

【手数料の表示】

【予納台帳番号】 007685

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9805562

【プルーフの要否】 要

【書類名】

明細書

【発明の名称】

電力増幅回路

【特許請求の範囲】

【請求項 1】 入力段からパワートランジスタを駆動するドライブ段までの電圧を増幅する電圧増幅部と、

低圧電源又は高圧電源を電源とする出力段のパワートランジスタを備える電力増幅部と、

前記電力増幅部に供給される電源を前記低圧電源又は高圧電源の何れかに切り替えるための高速電力スイッチング素子と、前記電力増幅部の出力電圧に基づいて生成される電圧と比較するための基準電圧を生成する基準電圧生成回路と、前記電力増幅部の出力電圧に基づいて生成される電圧と前記基準電圧とを比較して前記高速電力スイッチング素子をオン・オフ制御する制御回路と、を有し、前記電力増幅部の出力電圧に基づいて生成される電圧の絶対値が前記基準電圧の絶対値よりも小さい場合は前記電力増幅部に前記低圧電源が供給され、前記電力増幅部の出力電圧に基づいて生成される電圧の絶対値が前記基準電圧の絶対値よりも大きい場合は前記電力増幅部に前記高圧電源が供給されるように切り替える電源切替手段と、

を備える電力増幅回路において、

前記基準電圧生成回路から生成される正側電源用の基準電圧が、前記正側低圧電源と負極性の電源との間に接続された前記正側低圧電源を基準とした定電圧回路の出力で与えられ、且つ、負側電源用の基準電圧が、前記負側低圧電源と正極性の電源との間に接続された前記負側低圧電源を基準とした定電圧回路の出力で与えられていることを特徴とする電力増幅回路。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、主としてオーディオ・ビジュアル（A V）機器に用いられる電力増幅回路に関する。

【0002】

【従来の技術】

近年、オーディオシステムやビデオシステム等のAV機器に用いられている電力増幅回路において、出力信号（出力電圧 V_{OUT} ）の大きさに応じて電力増幅部（パワーアンプ出力段）へ供給される電源を高圧電源又は低圧電源の何れかに切り替えることにより、電力ロスを減らすとともに発熱を抑制する手段が利用されている。

【0003】

即ち、図7の電力増幅回路の出力電圧 V_{OUT} と供給電源の電圧波形図に示されるように、前記電力増幅部の電源が高圧電源 $\pm V_H$ のみで供給されている場合の電力ロスは斜線領域となるが、図8の出力電圧 V_{OUT} と電力増幅部への供給電源の電圧波形図に示されるように、前記電力増幅部の供給電源を高圧電源 $\pm V_H$ と低圧電源 $\pm V_L$ の切替構成とし、正負の出力電圧 V_{OUT} の波高が所定の電圧 $\pm V_S$ を境にして、これより絶対値が大きければ当該極性の高圧電源 $+V_H$ 又は $-V_H$ を電源として供給し、小さければ低圧電源 $\pm V_L$ を電源として供給するように逐次切り替えるようにすると、斜線領域の電力ロスは抑えられて発熱も低減するのである。

【0004】

上記電力増幅部への供給電源を切り替える電源切替手段を備えたオーディオ用の電力増幅回路の公知技術として、下記「非特許文献1」の半導体カタログには、図9に示されるような回路構成が示されている。

【0005】

図9において、この電力増幅回路50（Rch用）は、入力端子1及び2にデジタル信号（又はアナログ信号）が入力される入力段からパワートランジスタ Q_1 、 Q_2 を駆動するドライブ段までをまとめて示すオペアンプ3を有する電圧増幅部Eと、低圧電源 $\pm V_L$ 又は高圧電源 $\pm V_H$ を電源とする出力段のパワートランジスタ Q_1 、 Q_2 及びゲインを決める抵抗 R_4 及び R_5 を備える電力増幅部Wと、前記電力増幅部Wに供給される電源を前記低圧電源 $\pm V_L$ 又は高圧電源 $\pm V_H$ の何れかに切り替えるための高速電力スイッチング素子 Q_3 、 Q_6 と、前記電力増幅部Wの出力電圧 V_{OUT} と比較するための基準電圧 $\pm V_{SW}$ を生成する前

記正側低圧電源 $+V_L$ とGND間に直列接続された抵抗 R_{19} とツェナーダイオード D_7 及び前記負側低圧電源 $-V_L$ とGND間に直列接続された抵抗 R_{20} とツェナーダイオード D_8 からなる基準電圧生成回路11と、前記電力増幅部Wの出力電圧 V_{OUT} に基づいて生成される電圧の絶対値と前記基準電圧 $\pm V_{SW}$ の絶対値との比較に基づいて前記高速電力スイッチング素子 Q_3 、 Q_6 をオン・オフ制御する制御回路13と、を有し、前記出力電圧 V_{OUT} に基づいて生成される電圧の絶対値が所定値よりも小さい場合は、前記電力増幅部Wに前記低圧電源 $\pm V_L$ が供給され、前記出力電圧 V_{OUT} に基づいて生成される電圧の絶対値が所定値よりも大きい場合は前記電力増幅部Wに前記高圧電源 $\pm V_H$ が供給されるように切り替える電源切替手段29（点線で囲まれた部分）と、を備える回路構成である。

【0006】

なお、電源端子21には正側高圧電源 $+V_H$ 、電源端子22には負側高圧電源 $-V_H$ 、電源端子23には正側低圧電源 $+V_L$ 、電源端子24には負側低圧電源 $-V_L$ が接続され、前記電力増幅部Wの出力（ V_{OUT} ）の負荷として位相補正回路6とRch用スピーカSPが接続されている。

【0007】

前記電力増幅回路50の電源切替手段29において、前記制御回路13は、前記出力電圧 V_{OUT} の正側波形と負側波形それぞれについて、正側低圧電源 $+V_L$ とGND間及び負側低圧電源 $-V_L$ とGND間にそれぞれ直列接続のツェナーダイオード D_7 又は D_8 （降伏電圧 V_Z ）と抵抗 R_{19} 又は R_{20} の接続中点に各生成された比較用の基準電圧 $+V_{SW}$ （ $=V_L - V_Z$ ）又は $-V_{SW}$ （ $= -V_L + V_Z$ ）との比較の結果を前記制御用トランジスタ Q_4 又は Q_5 のオン・オフで出力する。そして、前記出力電圧 V_{OUT} に基づいて生成される電圧の絶対値が基準電圧 $\pm V_{SW}$ の絶対値よりも小さい場合は前記制御用トランジスタ Q_4 又は Q_5 はオフ状態であり、前記高速電力スイッチング素子 Q_3 又は Q_6 もオフとなって前記電力増幅部Wに前記低圧電源 $\pm V_L$ が供給され、前記出力電圧 V_{OUT} に基づいて生成される電圧の絶対値が基準電圧 $\pm V_{SW}$ の絶対値よりも大きい場合は前記制御用トランジスタ Q_4 又は Q_5 はオン状態であり、前記高速電力ス

スイッチング素子 (MOSFET) の Q3 又は Q6 もオンとなって前記電力増幅部 W に同極性の前記高圧電源 $+V_H$ 又は $-V_H$ が供給される。なお、電源切替は正側と負側でそれぞれに比較され切り替えられる (図 8 参照)。

【0008】

例えば、ダイオード D1、D2 の順方向降下電圧を V_F 、トランジスタ Q4、Q5 のベース-エミッタ間電圧を V_{BE} 、オフセット回路 9、10 の降下電圧を V_{OFFSET} とすると、出力電圧 V_{OUT} の正側の波形の波高値が、
$$V_{OUT} > V_L - V_Z + V_F + V_{OFFSET} + V_{BE}$$
 の場合は Q4 がオンし、これにより高速・低抵抗スイッチング素子である MOSFET の Q3 がオンして出力段のパワートランジスタ Q1 のコレクタには Q3 を通じて正側高圧電源 $+V_H$ が供給される。

【0009】

同様に、負側の波形の波高値の絶対値が、

$$V_{OUT} > V_L - V_Z + V_F + V_{OFFSET} + V_{BE}$$

の場合は Q5 がオンし、それにより Q6 がオンし、パワーアンプの出力段の Q2 のコレクタには Q6 を通じて負側高圧電源 $-V_H$ が加えられる。

【0010】

これにより、出力電圧 V_{OUT} の波形が小さいときは、電力増幅部 W は低圧電源 $\pm V_L$ の電圧で動作し、出力波形が大きいときのみ高圧電源 $+V_H$ 又は $-V_H$ で動作するので、通常使用状態では主として低圧電源 $\pm V_L$ が供給される状態となって電力ロスが少なく電力増幅部 W の出力段パワートランジスタ Q1、Q2 の発熱が抑えられるのである。

【0011】

【非特許文献 1】 2002 年 6 月発行の “SANYO Electric Co., Ltd. Semiconductor Company” の半導体カタログの「STK412-400 series」の「Audio Power Amplifier IC with Shift Power Supply」の頁。

【0012】

【発明が解決しようとする課題】

上記従来の電力増幅回路 50 においては、正側について述べると、低圧電源 $+V_L$

V_L と GND 間から基準電圧 $+V_{SW}$ を作るツェナーダイオード D7 の降伏電圧 V_Z は、パワートランジスタ Q1 のコレクターエミッタ間の飽和電圧 $V_{CE SAT} \doteq 2V$ 、ダイオード D5 の順方向降下電圧 $V_F(D5) \doteq 2V$ 、ダイオード D1 の順方向降下電圧 $V_F(D1) \doteq 0.7V$ 、オフセット回路 9 の降下電圧 $\doteq 7V$ 、制御用トランジスタ Q4 の V_{BE} 降下電圧 $V_{BE}(Q4) \doteq 0.7V$ を加えた約 $12.4V$ より大きくなければならず、通常は、余裕を考慮して $V_Z = 15V$ 程度のものが使用されている。

【0013】

一方、出力電圧 V_{OUT} の波高が小さい小信号時の発熱をより良く抑えるには、低圧電源 $+V_L$ の電圧は小さくすることが望ましい。

【0014】

つまり、市販される AV 機器の通常の使用形態が一般的な音楽を一般家庭内で聴くものであることを考慮すると、 $15 \sim 20W$ 程度もあれば十分なので、例えば、出力が $100W$ のオーディオシステムであっても、出力が $20W$ を上回った場合にのみ高電圧電源 $\pm V_H$ に切り換わるように設定するのが電力ロス、発熱の低減には好ましいと言える。

【0015】

然るに、スピーカ SP のインピーダンスが 8Ω の場合、 $20W$ 時の波高値は正弦波で約 $18V$ である。そうすると、 $+V_L = 18V + V_{CE SAT}(Q1) + V_F(D5) = 18 + 2 + 2 = 22V$ になる。したがって、切替の基準電圧 $+V_{SW}$ は、 $+V_{SW} = V_L - V_Z = 22 - 15 = 7V$ となる。

【0016】

ところが、インピーダンスが 4Ω のスピーカを使用すると、 $20W$ 出力時の波高値は $12.6V$ となり、

$$+V_L = 12.6 + 2 + 2 = 16.6V$$

$$+V_{SW} = V_L - V_Z = 16.6V - 15V = 1.6V$$

となって $+V_{SW}$ がかなり低くなってしまう。

【0017】

また、商用電源から電源トランスにて高圧電源 $\pm V_H$ や低圧電源 $\pm V_L$ を作っ

ている場合、商用電源の変動でも高圧電源 $\pm V_H$ 、低圧電源 $\pm V_L$ は変化すること、更に、トランスのレギュレーションにより $\pm V_H$ や $\pm V_L$ の負荷電流が多くなっても $\pm V_H$ や $\pm V_L$ は低下することを鑑みると、インピーダンスが 4Ω のスピーカ或いはさらに低い 2Ω のスピーカの使用を想定する場合、上記電源電圧の変動等により、設定すべき基準電圧 $+V_{SW}=V_L-V_Z$ が $0V$ を下回ってしまうことになる。

【0018】

前記電力増幅回路50のように、基準電圧 $+V_{SW}$ を $+V_L$ とGND間に直列接続のツェナーダイオードD7+抵抗R19で作っている場合、 V_{SW} が理論的に $0V$ 以下に出来ず、減電圧時に電圧切替回路29が正常に働かず、高圧電源 $+V_H$ に切り替えできないことになる（この状況は負側においても同様である。）。

【0019】

本発明は上記従来の電力増幅回路50の事情に鑑みてなされたものであり、低圧電源 $\pm V_L$ を下げてても電力増幅部Wの電源切替動作が正常に行われる基準電圧 $\pm V_{SW}$ を生成できる基準電圧生成回路として、商用電源の電圧変動やトランスのレギュレーション等に影響せず、且つインピーダンスの低いスピーカにも適用可能にする電力増幅回路を提供することを目的とする。

【0020】

【課題を解決するための手段】

本発明は、入力段からパワートランジスタQ1、Q2を駆動するドライブ段までの電圧を増幅する電圧増幅部Eと、
低圧電源又は高圧電源 $\pm V_H$ を電源とする出力段のパワートランジスタQ1、Q2を備える電力増幅部Wと、
前記電力増幅部Wに供給される電源を前記低圧電源 $\pm V_L$ 又は高圧電源 $\pm V_H$ の何れかに切り替えるための高速電力スイッチング素子Q3、Q6と、前記電力増幅部Wの出力電圧 V_{OUT} に基づいて生成される電圧と比較するための基準電圧 V_{SX} を生成する基準電圧生成回路12と、前記電力増幅部Wの出力電圧 V_{OUT} に基づいて生成される電圧と前記基準電圧 V_{SX} とを比較して前記高速電力ス

スイッチング素子 Q_3 、 Q_6 をオン・オフ制御する制御回路13と、を有し、前記電力増幅部Wの出力電圧 V_{OUT} に基づいて生成される電圧の絶対値が前記基準電圧 V_{SX} の絶対値よりも小さい場合は前記電力増幅部Wに前記低圧電源 $\pm V_L$ が供給され、前記電力増幅部Wの出力電圧 V_{OUT} に基づいて生成される電圧の絶対値が前記基準電圧 V_{SX} の絶対値よりも大きい場合は前記電力増幅部Wに前記高圧電源 $\pm V_H$ が供給されるように切り替える電源切替手段15と、

を備える電力増幅回路において、

前記基準電圧生成回路12から生成される正側電源用の基準電圧 V_{SX} が、前記正側低圧電源 $+V_L$ と負極性の電源との間に接続された前記正側低圧電源 $+V_L$ を基準とした定電圧回路の出力M1で与えられ、且つ、負側電源用の基準電圧 $-V_{SX}$ が、前記負側低圧電源 $-V_L$ と正極性の電源との間に接続された前記負側低圧電源 $-V_L$ を基準とした定電圧回路の出力M2で与えられていることを特徴とする電力増幅回路30を提供することにより、上記課題を達成する。

【0021】

【発明の実施の形態】

本発明に係る電力増幅回路の実施の形態を図面に基づいて説明する。

【0022】

図1は本発明に係る第1の実施の形態の電力増幅回路30の回路図例である。図2は切替の基準電圧 $\pm V_{SX}$ と低圧電源 $\pm V_L$ の関係を示す図である。図3は電力増幅回路30の出力電圧 V_{OUT} と印加される電源電圧の波形図である。図4は本発明に係る第2の実施の形態の電力増幅回路40の回路図である。図5は本発明に係る第3の実施の形態の電力増幅回路42の回路図である。図6は本発明に係る他の基準電圧生成回路18の回路図である。なお、図9の従来の電力増幅回路50と同等部材・同等箇所には同符号を付する。

【0023】

図1において、電力増幅回路(Rch用)30は、前記公知技術の電力増幅回路50と同様に、入力端子1及び2にアナログ信号又はデジタル信号が入力される入力段からパワートランジスタ Q_1 、 Q_2 を駆動するドライブ段までをまとめて示すオペアンプ3を有する電圧増幅部Eと、低圧電源 $\pm V_L$ 又は高圧電源 $\pm V$

Hを電源とする出力段のパワートランジスタQ1、Q2及びゲインを決める抵抗R4及びR5を備える電力増幅部Wと、前記電力増幅部Wに供給される電源を前記低圧電源 $\pm V_L$ 又は高圧電源 $\pm V_H$ の何れかに切り替えるための高速電力スイッチング素子(MOSFET)Q3、Q6と、前記電力増幅部Wの出力電圧 V_{OUT} に基づいて生成される電圧と比較するための基準電圧 V_{SX} を生成する基準電圧生成回路12と、前記電力増幅部Wの出力電圧 V_{OUT} に基づいて生成される電圧と前記基準電圧 V_{SX} とを比較して前記高速電力スイッチング素子Q3、Q6をオン・オフ制御する制御回路13と、を有し、前記電力増幅部Wの出力電圧 V_{OUT} に基づいて生成される電圧の絶対値が前記基準電圧 V_{SX} の絶対値よりも小さい場合は前記電力増幅部Wに前記低圧電源 $\pm V_L$ が供給され、前記電力増幅部Wの出力電圧 V_{OUT} に基づいて生成される電圧の絶対値が前記基準電圧 V_{SX} の絶対値よりも大きい場合は前記電力増幅部Wに前記高圧電源 $\pm V_H$ が供給されるように切り替える電源切替手段15(点線枠で囲まれた部分)と、を備える電力増幅回路であって、特に、前記基準電圧生成回路12から生成される正側電源用の基準電圧 V_{SX} が、前記正側低圧電源 $+V_L$ と負側低圧電源 $-V_L$ との間に直列接続された定電圧素子Zと動作電流設定用素子Uで構成される定電圧回路の出力M1で与えられ、且つ、負側電源用の基準電圧 $-V_{SX}$ が、前記負側低圧電源 $-V_L$ と正側低圧電源 $+V_L$ との間に直列接続された定電圧素子Zと動作電流設定用素子Uで構成される定電圧回路の出力M2で与えられていることを特徴とする。

【0024】

図1に示されるように、上記定電圧素子Zとしてはツェナーダイオード(D7、D8)が典型であり、上記動作電流設定用素子Uとしては抵抗(R19、R20)が典型である。

【0025】

従来の電力増幅回路50との相違点は、電力増幅回路50では基準電圧 $\pm V_{SW}$ を作る基準電圧生成回路11におけるツェナーダイオードD7と抵抗R19、ツェナーダイオードD8と抵抗R20がそれぞれ低圧電源 $+V_L$ とGND間、低圧電源 $-V_L$ とGND間に入っていたのに対し、本発明の基準電圧 $\pm V_{SX}$ を作

る基準電圧生成回路 12 では、低圧電源 $+V_L$ と $-V_L$ 間に入っていることであり、他の構成は同等である。しかしながら、上記基準電圧生成回路 12 の構成によって極めて有益な効果が得られる。

【0026】

即ち、図 2 から判るように、従来の正側の基準電圧 $+V_{SW}$ は、低圧電源 $+V_L$ と GND 間に挿入された直列接続のツェナーダイオード D7 と抵抗 R19 の接続中点の電圧であるため、0 V 以下に設定するのは理論上不可能であるが、本発明に係る基準電圧生成回路 12 による正側の基準電圧 $+V_{SX}$ は、低圧電源 $+V_L$ と $-V_L$ 間に直列接続のツェナーダイオード D7 と抵抗 R19 の接続中点の出力 M1 の電圧であるため、0 V 以下に（理論的に $-V_L$ 近傍まで）設定することが可能であり、降伏電圧 V_Z が 15 V のツェナーダイオードを使用しても低圧電源 $+V_L$ を下げることができる。また、負側の基準電圧 $-V_{SX}$ についても極性が代わるだけで同様に低圧電源 $-V_L$ の絶対値を下げるができる。

したがって、インピーダンスが $4\ \Omega$ や更に低い $2\ \Omega$ のスピーカを使用して 20 W 時の波高値が正弦波で 10 V 程度になる場合であっても、さらには、電源電圧の変動やトランスのレギュレーションにより低圧電源 $\pm V_L$ の絶対値が低下することを考慮しても、ツェナーダイオード D7、D8（降伏電圧 $V_Z = 15\text{ V}$ ）を用いつつ正側の基準電圧 $+V_{SX}$ を一方向へより下げて、負側の基準電圧 $-V_{SX}$ を + 方向へより上げて余裕のある適正值に設定することで、図 3 に示されるように正常な電源切替動作が確保されるのである。

【0027】

即ち、図 3 において、出力電圧 V_{OUT} の正側波形が、 $V_{OUT} > V_L - V_Z + V_{BE} + V_{OFFSET} + V_F$ の場合、換言すれば、 $V_{SX} = V_L - V_Z$ を代入して、（電力増幅部 W の出力電圧 V_{OUT} に基づいて生成される電圧） $= V_{OUT} - (V_{BE} + V_{OFFSET} + V_F) > V_{SX}$ の場合は、Q4、Q3 がオンして高圧電源 $+V_H$ が供給され、 $V_{OUT} - (V_{BE} + V_{OFFSET} + V_F) \leq V_{SX}$ の場合は、Q4、Q3 がオフして低圧電源 $+V_L$ が供給される。

同様に、出力電圧 V_{OUT} の負側波形が、 $V_{OUT} < -(V_L - V_Z + V_{BE} + V_{OFFSET} + V_F)$ の場合、換言すれば、 $-V_{SX} = -V_L + V_Z$ を代入

して、(電力増幅部Wの出力電圧 V_{OUT} に基づいて生成される電圧) $=V_{OUT} + (V_{BE} + V_{OFFSET} + V_F) > -V_{SX}$ の場合は、Q5、Q6がオンして高圧電源 $-V_H$ が供給され、 $V_{OUT} + (V_{BE} + V_{OFFSET} + V_F) \leq -V_{SX}$ の場合は、Q5、Q6がオフして低圧電源 $-V_L$ が供給される。

【0028】

次に、図4の第2の実施の形態の電力増幅回路40では、基準電圧生成回路14で生成される基準電圧 $+V_{SY}$ が、正側低圧電源 $+V_L$ と負側高圧電源 $-V_H$ 間に直列接続の動作電流設定用素子Uとしての定電流ダイオード36と定電圧素子ZとしてのツェナーダイオードD7で構成される定電圧回路の出力M3で与えられ、同様に基準電圧 $-V_{SY}$ が、負側低圧電源 $-V_L$ と正側高圧電源 $+V_H$ 間に直列接続の動作電流設定用素子Uとしての定電流ダイオード35と定電圧素子ZとしてのツェナーダイオードD8で構成される定電圧回路の出力M4で与えられる構成である点に特徴を有する。

【0029】

上記基準電圧生成回路14によっても前記電力増幅回路30と同様に基準電圧 V_{SY} は0V以下に設定することが可能であり、低圧電源 $\pm V_L$ を下げるができる。

【0030】

次に、図5の第3の実施の形態の電力増幅回路42における基準電圧生成回路17は、低圧電源 $\pm V_L$ 、高圧電源 $\pm V_H$ 以外の正負電源 $\pm V_X$ を用いて、基準電圧 $+V_{SZ}$ が、正側低圧電源 $+V_L$ と電源 $-V_X$ 間に直列接続の動作電流設定用素子Uとしての定電流ダイオード36と定電圧素子ZとしてのツェナーダイオードD7で構成される定電圧回路の出力M5で与えられ、同様に基準電圧 $-V_{SY}$ が、負側低圧電源 $-V_L$ と正側高圧電源 $+V_H$ 間に直列接続の動作電流設定用素子Uとしての定電流ダイオード35と定電圧素子ZとしてのツェナーダイオードD8で構成される定電圧回路の出力M6で与えられる構成である点に特徴を有する。

【0031】

つまり、本基準電圧生成回路17は、+側は正側低圧電源 $+V_L$ と負の極性を

もつ電源 $-V_X$ 間、一側は負側低圧電源 $-V_L$ と正の極性をもつ電源 $+V_X$ 間に接続することが特徴となっているのである。電源 $+V_X$ と $-V_X$ の絶対値は等しいとする必要はないので、他の図示しない回路への供給電源を利用することができる。

【0032】

なお、本発明に係る基準電圧生成回路としては、上述のツェナーダイオードと抵抗又は定電流ダイオードで構成される定電圧回路の出力を採る手段を典型に示したが、例えば図6に示される基準電圧生成回路18のように、正側低圧電源 $+V_L$ と負の極性をもつ電源 $-V_X$ 間及び負側低圧電源 $-V_L$ と正の極性をもつ電源 $+V_X$ 間に各々直列に挿入されたツェナーダイオードZと抵抗Rの接続点にベースが接続されたNPNトランジスタQ11及びPNPトランジスタQ12のオン状態で与えられる定電圧出力M7、M8を利用するといった他の回路構成による定電圧回路でも良いことは勿論である。

【0033】

【発明の効果】

本発明に係る電力増幅回路は、上記のように電力増幅部の出力段のパワートランジスタQ1及びQ2に印加する電源を電源切替手段にて出力電圧 V_{OUT} の大きさに応じて高圧電源 $\pm V_H$ 又は低圧電源 $\pm V_L$ の何れかに切り替えられて小信号時の電力ロスを低減し、発熱を抑えることが可能になる。

また、低圧電源 $\pm V_L$ の設定をより小さくすることが可能で、 4Ω 以下の低インピーダンスのスピーカでも既存の降伏電圧15V程度のツェナーダイオード等の定電圧素子を用いて対応可能である。

【図面の簡単な説明】

【図1】本発明に係る第1の実施の形態の電力増幅回路の回路図例である。

【図2】切替の基準電圧 V_{SX} と低圧電源 V_L の関係を示す図である。

【図3】第1の実施の形態の電力増幅回路の出力電圧 V_{OUT} と印加される電源電圧の波形図である。

【図4】本発明に係る第2の電力増幅回路の回路図である。

【図5】本発明に係る第3の電力増幅回路の回路図である。

【図 6】本発明に係る他の基準電圧生成回路の回路図である。

【図 7】電力増幅回路の出力電圧と供給電源の電圧波形図である。

【図 8】電源切替手段を備える公知の電力増幅回路の出力電圧と供給電源の電圧波形図である。

【図 9】公知の電源切替手段を備える電力増幅回路の回路図である。

【符号の説明】

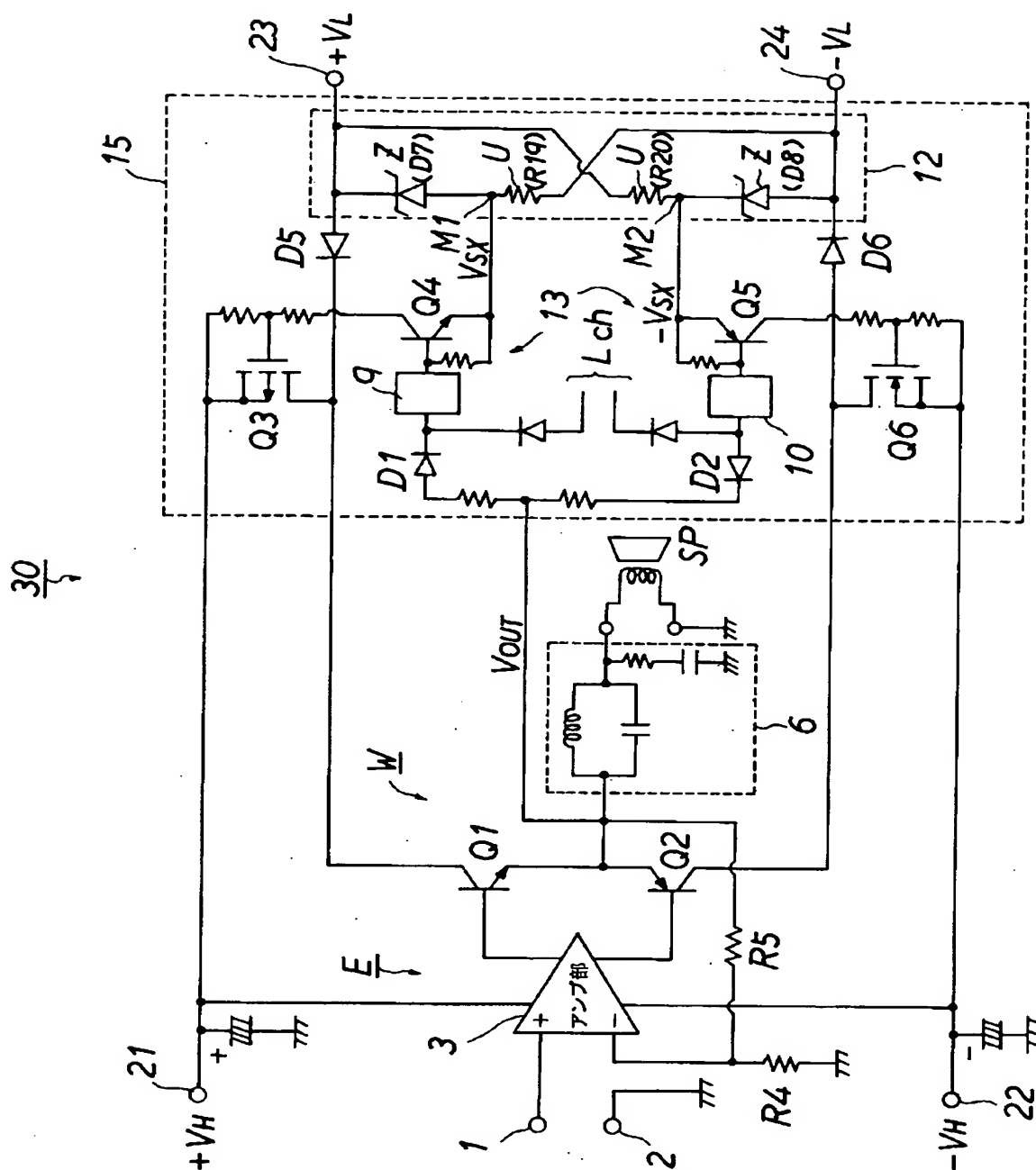
3	オペアンプ
6	位相補正回路
9、10	オフセット回路
11、12、14、17、18	基準電圧生成回路
13	制御回路
15、29	電源切替手段
30、40、42、50	電力増幅回路
D7、D8	ツェナーダイオード
D1、D2、D5、D6	ダイオード
E	電圧増幅部
M1、M2、M3、M4、M5、M6、M7、M8	定電圧回路の出力
Q1、Q2	出力段パワートランジスタ
Q3、Q6	高速電力スイッチング素子 (MOSFET)
Q4、Q5	制御用トランジスタ
R1、R2、...	抵抗器
U	動作電流設定用素子
V_{BE}	ベース-エミッタ間降下電圧
V_{CESAT}	飽和電圧
V_F	順方向降下電圧
$\pm V_H$	高圧電源
$\pm V_L$	低圧電源
$\pm V_X$	$\pm V_H$ や $\pm V_L$ 以外の他の電源
V_{OFFSET}	オフセット回路の降下電圧

V_{OUT} 出力電圧
 V_{SW} 、 V_{SX} 、 V_{SY} 、 V_{SZ} 基準電圧
 V_Z ツェナーダイオードの降伏電圧
 W 電力増幅部
 Z 定電圧素子

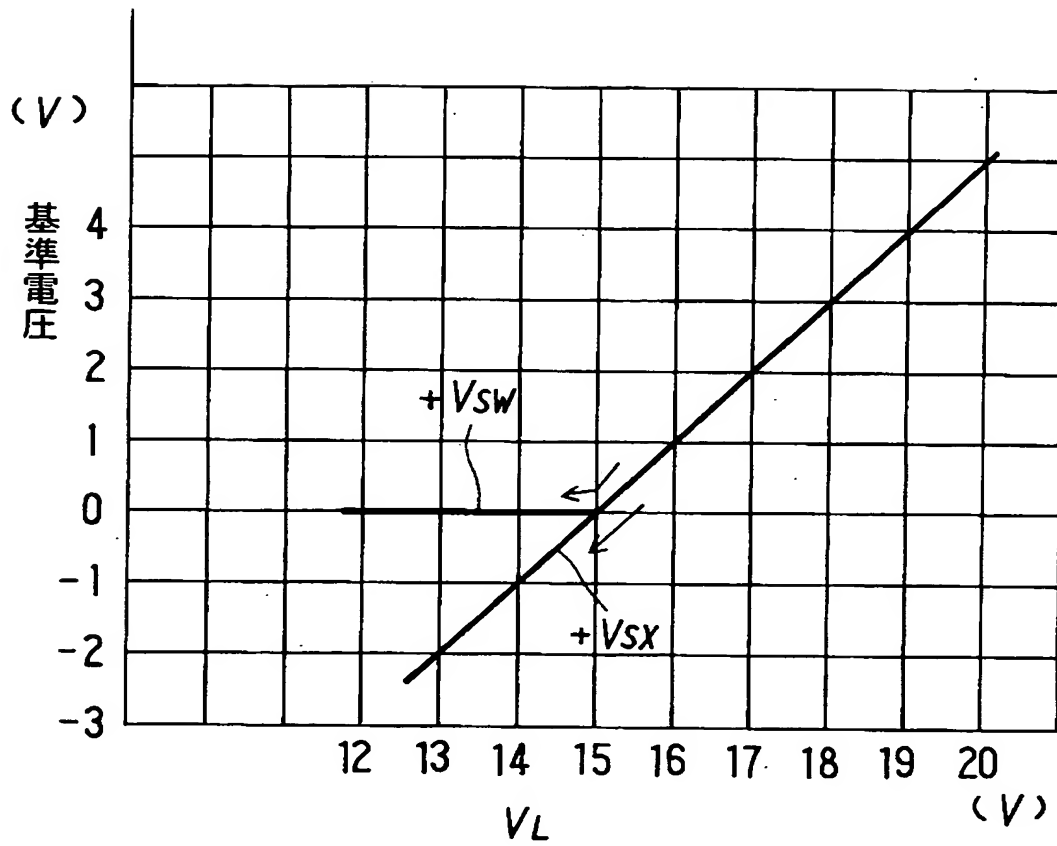
【書類名】

図面

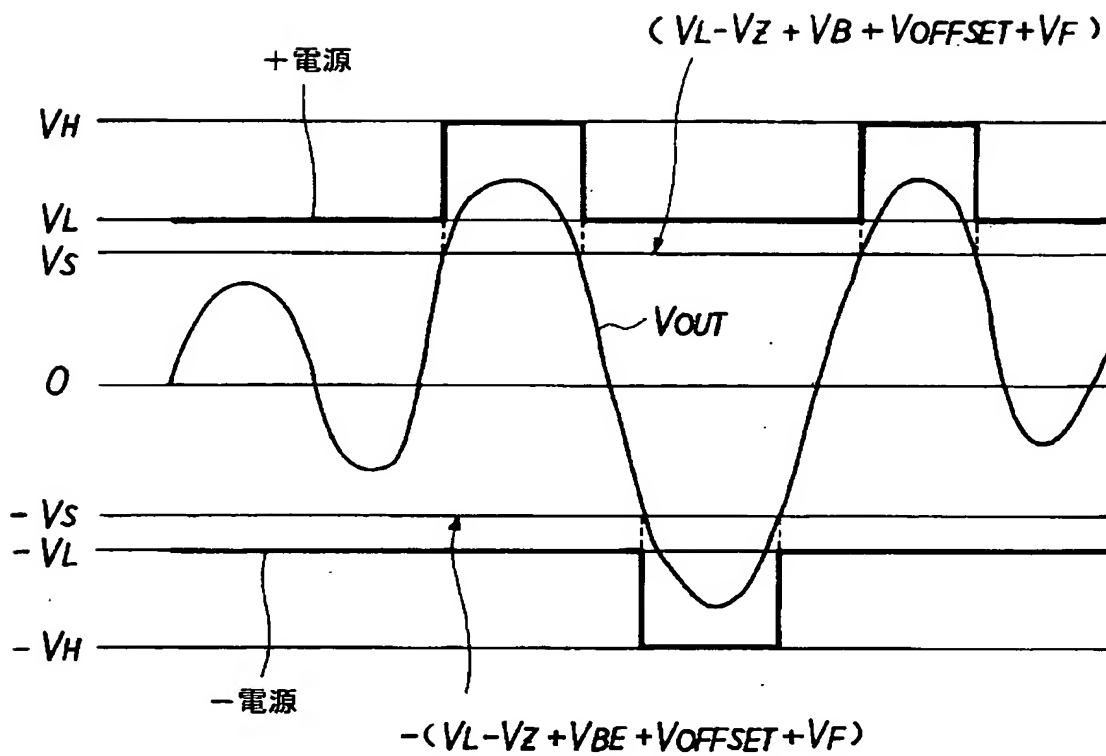
【図 1】



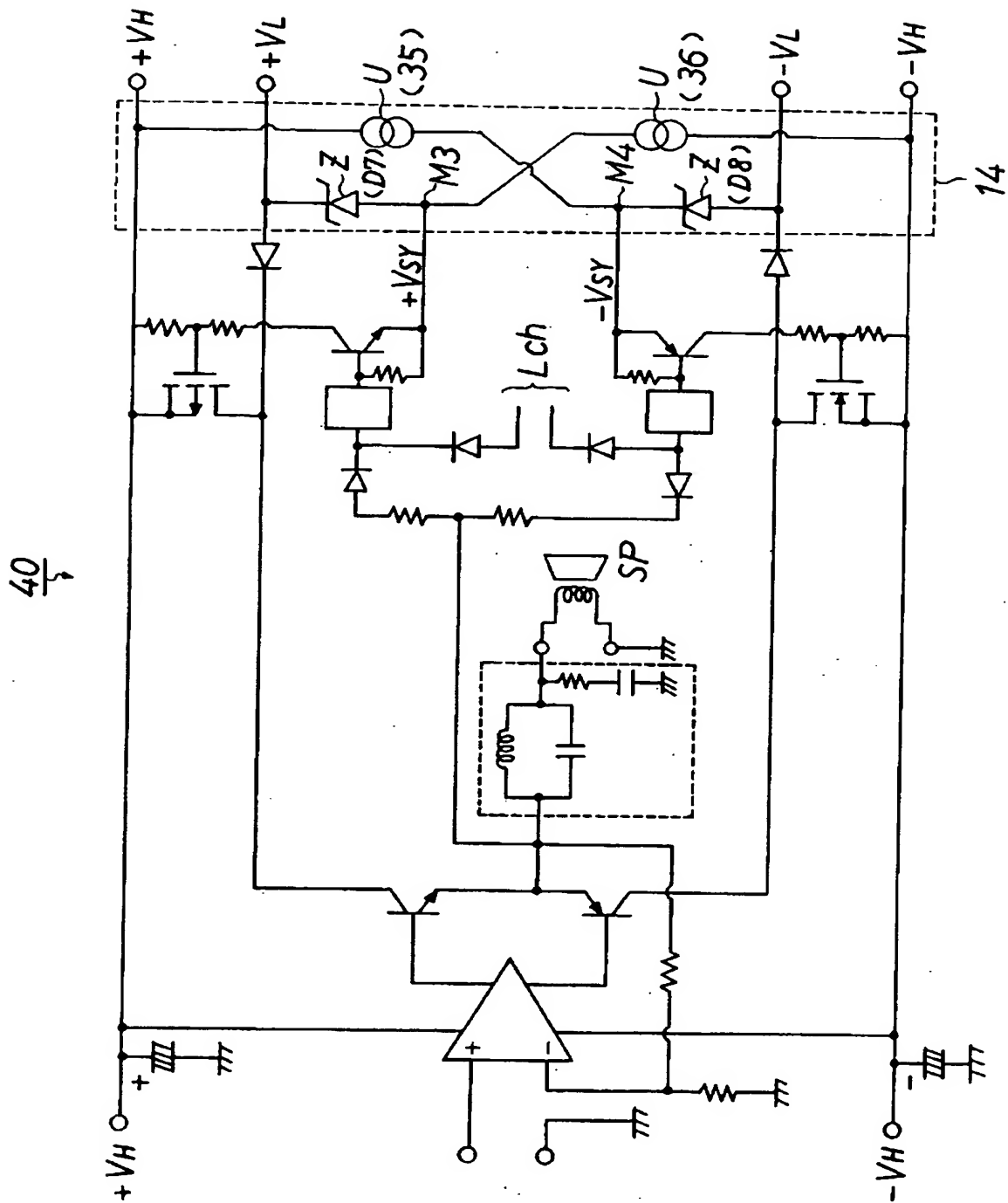
【図 2】



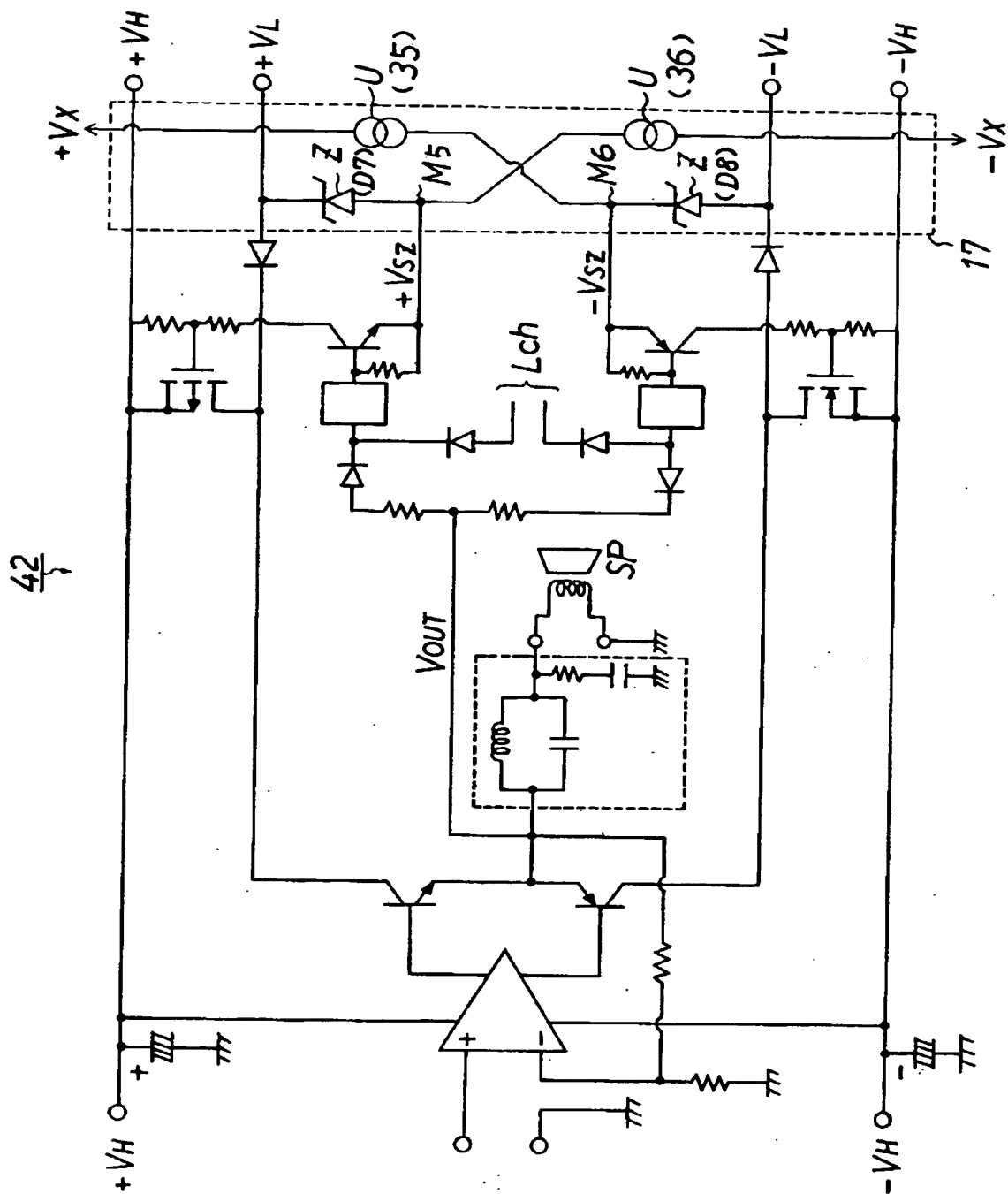
【図 3】



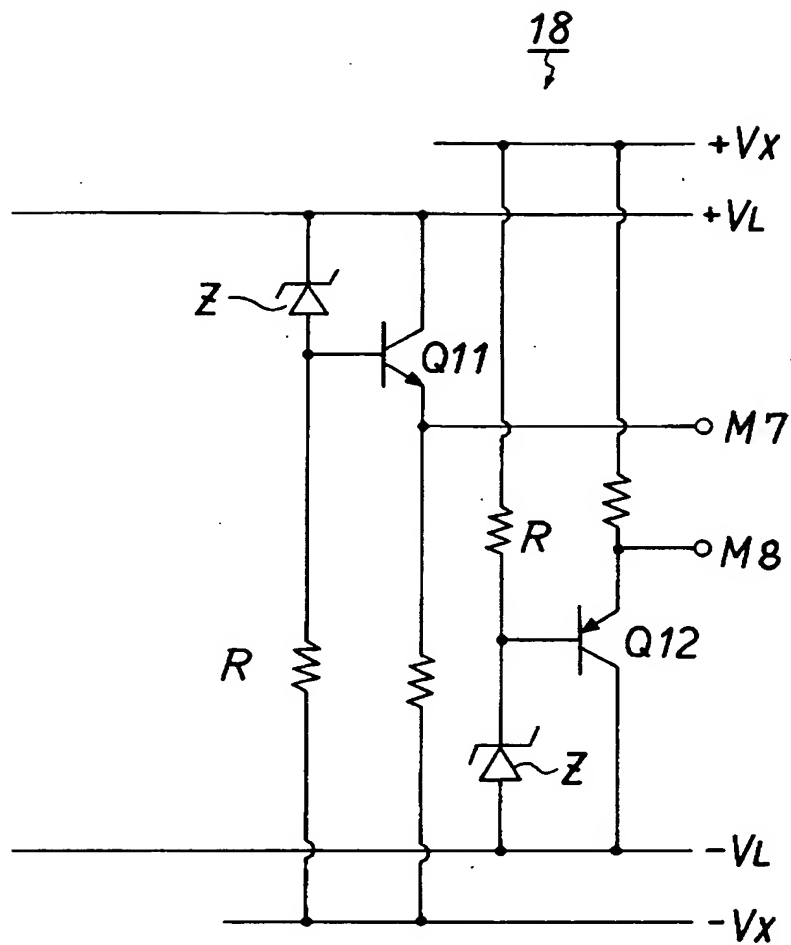
【図 4】



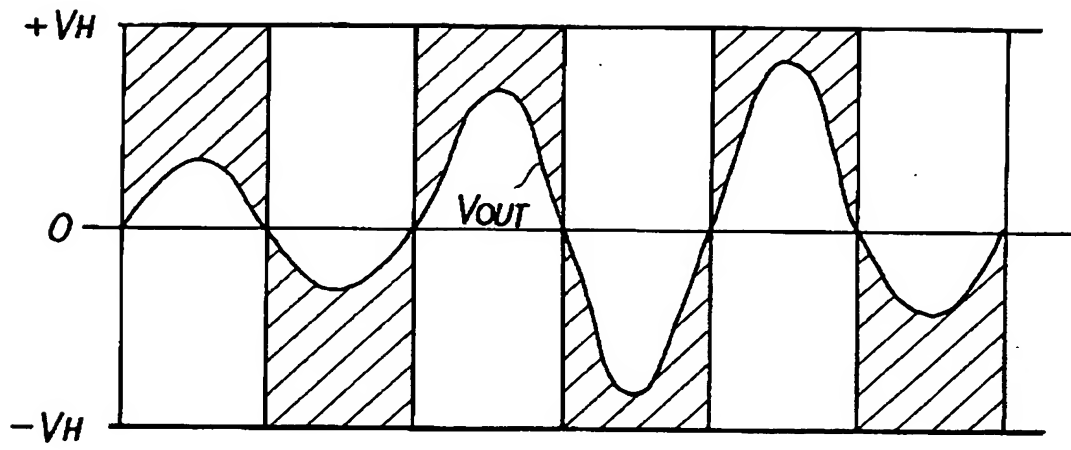
【図 5】



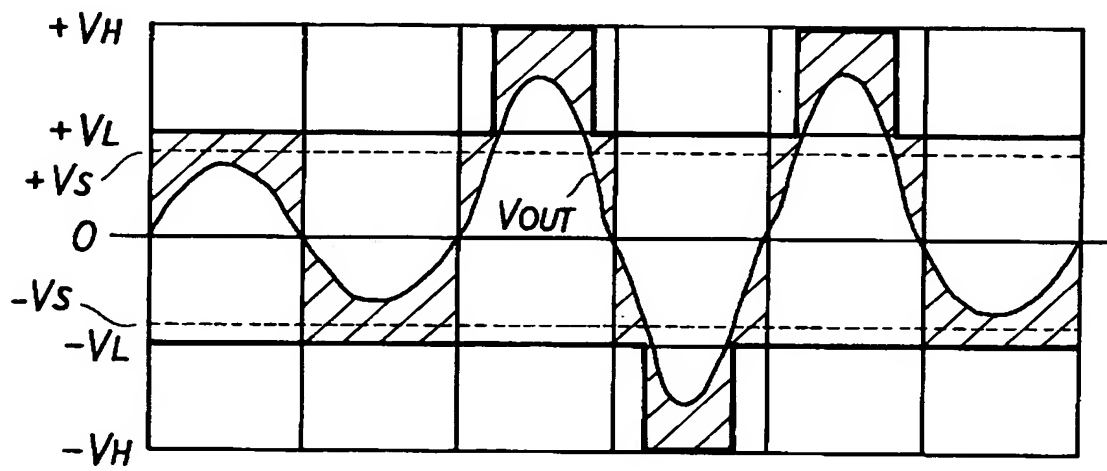
【図 6】



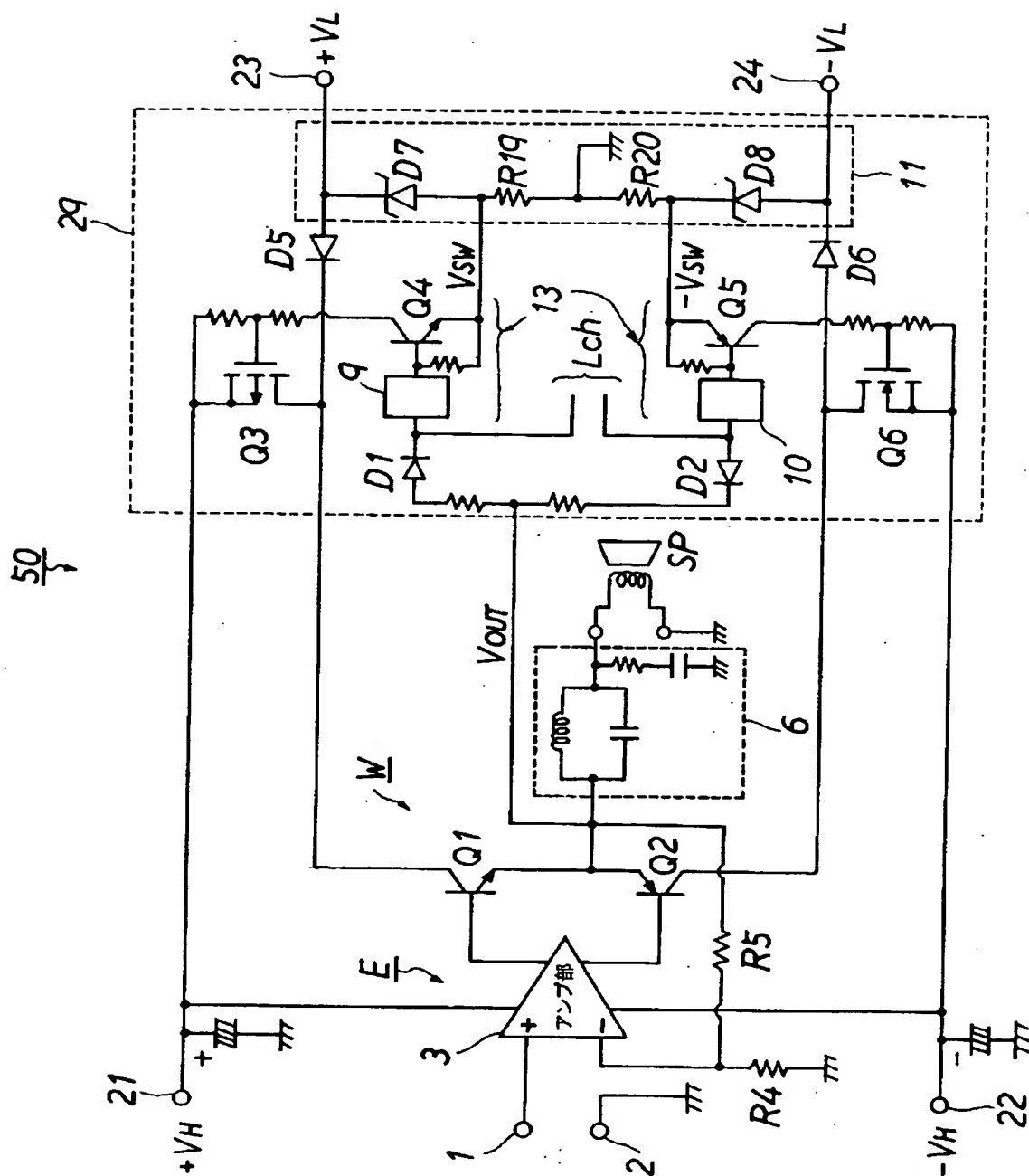
【図 7】



【図 8】



【圖 9】



【書類名】 要約書

【要約】

【目的】 電力ロスを低減して発熱を抑える電力増幅器を提供する。

【構成】 電力増幅回路 30 は、電圧増幅部 E と、低圧電源 $\pm V_L$ 又は高圧電源 $\pm V_H$ を電源とするパワートランジスタ Q1、Q2 を備える電力増幅部 W と、電力増幅部 W の電源を $\pm V_L$ 又は $\pm V_H$ の何れかに切り替える高速電力スイッチング素子 Q3、Q6 と、基準電圧 $\pm V_{SX}$ を生成する基準電圧生成回路 12 と、 V_{OUT} と V_{SX} との比較に基づいて Q3、Q6 をオン・オフ制御する制御回路 13 と、を有し、 V_{OUT} が所定電圧よりも小さい場合は低圧電源 $\pm V_L$ が供給され、大きい場合は高圧電源 $\pm V_H$ が供給されるように切り替える電源切替手段 15 と、を備えており、特に、基準電圧生成回路 12 から生成される基準電圧 $\pm V_{SX}$ が、低圧電源 $+V_L$ と $-V_L$ の間に接続された定電圧回路の定電圧素子 Z と動作電流設定用素子 U の接続中点の出力 M1、M2 で与えられる構成。

【選択図】 図 1

特願 2 0 0 3 - 1 3 3 2 1 6

出 願 人 履 歴 情 報

識別番号 [0 0 0 0 0 4 3 2 9]

1. 変更年月日 1 9 9 0 年 8 月 8 日

[変更理由] 新規登録

住 所 神奈川県横浜市神奈川区守屋町 3 丁目 1 2 番地

氏 名 日本ビクター株式会社